

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: 09166997 A

(43) Date of publication of application: 24 . 06 . 97

(51) Int. Cl

G10L 3/02

G11B 20/02

H04N 5/783

H04N 5/93

(21) Application number: 07347340

(71) Applicant: VICTOR CO OF JAPAN LTD

(22) Date of filing: 14 . 12 . 95

(72) Inventor: SHUDO KATSUYUKI

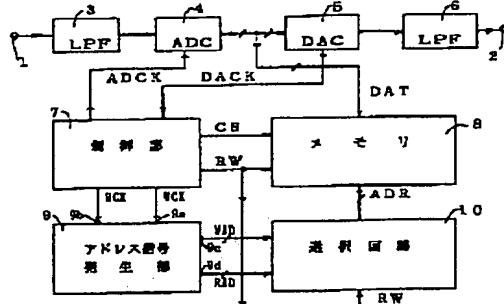
(54) ACOUSTIC SIGNAL PROCESSOR

COPYRIGHT: (C)1997,JPO

(57) Abstract:

PROBLEM TO BE SOLVED: To reproduce an acoustic signal without omitting the signal when a VTR is reproduced backward at a low speed.

SOLUTION: Access to the storage area of a memory 8 at the time of writing operation into the memory 8 is continuously and reciprocally executed between the minimum value and maximum value of address values of the memory 8 and digital data based upon an acoustic signal to be processed are stored in the memory 8. At every time near the time when the increment/decrement state of an address value in the writing operation of digital data in the memory 8 is changed, the reading operation of digital data from the storage area of the memory 8 is started and the memory 8 is accessed by an address value changing format reverse to an address value changing format applied to the access to the storage area of the memory 8 when the digital data are stored in the memory 8 to read out the digital data stored in the storage area.



REST AVAILABLE COPY

*THIS PAGE BLANK (USPTO)*

(51) Int.Cl.<sup>8</sup>  
 G 10 L 3/02  
 G 11 B 20/02  
 H 04 N 5/783  
 5/93

識別記号 庁内整理番号

F I  
 G 10 L 3/02  
 G 11 B 20/02  
 H 04 N 5/783  
 5/93

技術表示箇所  
 A  
 G  
 G  
 G

審査請求 未請求 請求項の数2 FD (全9頁)

(21)出願番号 特願平7-347340

(22)出願日 平成7年(1995)12月14日

(71)出願人 000004329

日本ピクター株式会社

神奈川県横浜市神奈川区守屋町3丁目12番地

(72)発明者 首藤 勝行

神奈川県横浜市神奈川区守屋町3丁目12番地日本ピクター株式会社内

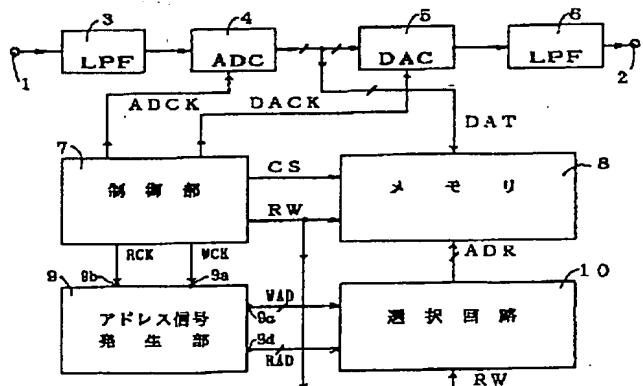
(74)代理人 弁理士 今間 孝生

#### (54)【発明の名称】 音響信号処理装置

##### (57)【要約】

【課題】 VTRが逆転低速再生しているときに、信号を欠落させないで音響信号を再生できるようにする。

【解決手段】 メモリへの書き込み動作時におけるメモリの記憶領域へのアクセスを、メモリのアドレス値の最小値と最大値との間で連続的に往復して行なわれるようにしておき、信号処理の対象にされている音響信号によるデジタルデータを前記のメモリ8に記憶させる。メモリ8へのデジタルデータの書き込み動作におけるアドレス値の増減の状態が変化した時点の近傍の時点毎に、メモリ8の記憶領域からのデジタルデータの読み出し動作を開始させ、またデジタルデータをメモリ8に記憶させたときのメモリの記憶領域へのアクセスに適用されていたアドレス値の変化様とは逆のアドレス値の変化様でメモリ8にアクセスして、前記の記憶領域に記憶されているデジタルデータを読み出すようにする。



## 【0001】

【発明の属する技術分野】本発明はピッチ変換が時間軸圧縮された状態で行なわれる音響信号処理装置、特にVTR等において、記録動作時の速度よりも遅い速度で逆転再生したような場合の音響信号の再生処理に適する音響信号処理装置に関する。

## 【0002】

【従来の技術】磁気テープレコーダやビデオテープレコーダ(VTR)等の記録再生装置において、記録時における記録媒体の走行速度と異なる走行速度で、記録済み記録媒体を走行させた状態で再生動作を行なうようにすることは、例えば磁気テープレコーダの再生時の磁気テープの走行速度を、録音時の磁気テープの走行速度よりも遅くして、磁気テープから再生された会話の内容を聞きながら文書の作成を行なうようにしたり、あるいは例えばVTRにおいて、映像信号と前記の映像信号に付随する音響信号等の情報信号とが記録されている記録済み記録媒体からの記録情報の再生に当って、記録動作時における記録媒体速度よりも早い記録媒体速度で再生(所謂、高速再生)して、記録媒体に記録されている画像内容を画像の記録時に要した時間に比べて短い時間内に確めることができるようになり、記録動作時における記録媒体速度よりも遅い記録媒体速度で再生(所謂、スローモーション再生)して、画像内容を確めができるようになりする場合などに、従来から広く行なわれて来ている。

【0003】さて前記のように、記録時における記録媒体の走行速度と異なる走行速度で記録媒体を走行させた状態で再生動作が行なわれた場合に、記録媒体から再生される音響信号は、記録媒体に記録されたものとの音響信号がピッチ変換された状態(ピッチ変換された状態)の音響信号になるから、前記のピッチ変換された状態の音響信号のままでは、情報内容を把握できないことも生じる。それで、映像信号に付随する音響信号等の情報信号が記録されている記録済み記録媒体を高速再生したときに再生された音響信号についても、その情報内容を明確に知ることができれば、VTRについて様々な用途の拡大も可能となることから、高速再生された音響信号を、原音響信号に戻すようなピッチ変換を行なうための信号処理手段を備えた映像音声再生装置が従来から提案されて来ている。

【0004】ところで、VTRにおけるスローモーション再生動作としては、磁気テープを間欠送りして行なうスローモーション再生動作と、磁気テープを連続走行させながら行なうスローモーション再生動作とがあり、また、前記したスローモーション再生動作時における記録済み磁気テープの走行方向を、記録動作時における磁気テープの走行方向と同一にしてスローモーション再生を行なう場合と、記録済み磁気テープの走行方向を、記録動作時における磁気テープの走行方向とは反対にしてス

## 【特許請求の範囲】

【請求項1】 信号処理の対象にされている音響信号によるデジタルデータが連続的に書込まれるメモリから、前記の音響信号が時間軸圧縮された状態にピッチ変換されて読み出されるようにする際に、前記のメモリへの書き込み動作時におけるメモリの記憶領域へのアクセスが、書き込みアドレス値が最小値から最大値に向かって変化して行くアドレス値の第1の変化様と、書き込みアドレス値が最大値から最小値に向かって変化して行くアドレス値の第2の変化様とを順次交互に繰返させて、メモリのアドレス値の最小値と最大値との間で連続的に往復して行なわれるようとする手段と、前記した信号処理の対象にされている音響信号によるデジタルデータを前記のメモリに記憶させる手段と、前記したメモリの記憶領域に対するデジタルデータの書き込み動作が、前記した2種類の書き込みアドレス値の変化様の内の一方の状態から他方の状態に変化した時点の近傍の時点毎に、前記したメモリの記憶領域からのデジタルデータの読み出し動作を開始させ、前記のデジタルデータがメモリに記憶されたときのメモリの記憶領域へのアクセスに適用されていたアドレス値の変化様とは逆のアドレス値の変化様でメモリにアクセスして、前記した記憶領域に記憶されているデジタルデータを読み出すようにする手段とを備えてなる音響信号処理装置。

【請求項2】 信号処理の対象にされている音響信号によるデジタルデータが連続的に書込まれるメモリから、前記の音響信号が時間軸圧縮された状態にピッチ変換されて読み出されるようにする際に、前記のメモリへの書き込み動作時におけるメモリの記憶領域へのアクセスが、書き込みアドレス値が最小値から最大値に向かって変化して行くアドレス値の第1の変化様と、書き込みアドレス値が最大値から最小値に向かって変化して行くアドレス値の第2の変化様とを順次交互に繰返させて、メモリのアドレス値の最小値と最大値との間で連続的に往復して行なわれるようとする手段と、前記した信号処理の対象にされている音響信号によるデジタルデータを前記のメモリに記憶させる手段と、前記したメモリの書き込みアドレスの最小値と最大値とを検出する第1のアドレス値検出手段と、前記したメモリの読み出しアドレスの最小値と最大値とを検出する第2のアドレス値検出手段と、前記した第1のアドレス値検出手段が書き込みアドレスの最小値または最大値を検出したときに、書き込みアドレスと読み出しアドレスとの進行方向を反転させる手段と、前記した第1のアドレス値検出手段が書き込みアドレスの最小値または最大値を検出したときに、読み出しアドレスの進行を開始させ、前記した第2のアドレス値検出手段が読み出しアドレスの最小値または最大値を検出したときに、読み出しアドレスの進行を停止させる手段とを備えてなる音響信号処理装置。

【発明の詳細な説明】

ローモーション再生（スローモーションの逆転再生）を行なう場合とがある。

【0005】VTRが磁気テープを連続走行させながらスローモーション再生動作を行なっている状態において、VTRから再生された音響信号の内で、磁気テープの縁部に磁気テープの長手方向に設けられている音声トラックから再生された音響信号は、再生動作時における記録済み磁気テープの走行速度が、記録時の磁気テープの走行速度よりも遅いことから、再生された音響信号はピッチが下がって聞きとり難いものとなるために、従来、VTRがスローモーション再生動作を行なっているときに、VTRから再生された音響信号に対してはミューーティングを施して、音響信号が出力されないようにしているのが一般的であった。

【0006】しかし、近年来、各種のトラッキング手段の実用化が進んだこともあり、ノイズレスの状態において高品質なスローモーション再生画像が得られるようになったのに伴って、スローモーション再生動作時においても、スローモーション再生画像に付随している音響信号に、ピッチ変換を施して得られる聞きとれる状態の音響を附加した方が、雰囲気的にも好ましいのでは、とうとう考えられるようになったが、VTRがスローモーションの逆転再生動作を行なっているときには、VTRから再生された音響信号は時間軸上における信号の配列の状態が原信号とは逆になっているから、単にピッチ変換処理を施しただけでは意味のある音響信号は得られない。

【0007】さて、スローモーション再生動作時における記録済み磁気テープの走行速度は記録動作時における磁気テープの走行速度よりも遅く、したがって、磁気テープの縁部に磁気テープの長手方向に設けられている音声トラックから再生された音響信号は、記録時における磁気テープの走行速度と再生時における磁気テープの走行速度との比だけ、磁気テープに記録された原音響信号に比べて時間軸が伸長された状態（原音響信号に比べてピッチが低下している状態）になっている。それで、スローモーション再生動作時における音響信号の再生は、前記した時間軸が伸長された状態の音響信号をメモリに書込み、メモリに格納された前記の時間軸が伸長された状態の音響信号を、原音響信号のピッチを有する音響信号となるように、時間軸が所定のように圧縮された状態でメモリから読出してピッチ変換された音響信号が得られるようにする構成部分を備えて構成されている。

【0008】ところで、前記のようにメモリを用いて音響信号の低速書込み、高速読出しを行なって、音響信号のピッチ変換を行なう場合に、信号処理の対象にされている音響信号が、VTRがスローモーションの逆転再生動作によって得られたものであるときは、再生された音響信号の時間軸上の信号の配列を逆にすることが必要とされる。それで、VTRがスローモーションの逆転再生

動作を行なって得た音響信号に対する信号処理のやり方として、従来は、VTRがスローモーションの逆転再生動作を行なって得た音響信号、すなわち、原音響信号に対して時間軸がN倍に伸長している状態の時間軸伸長音響信号における予め定められた所定時間長毎のブロック信号（信号ブロック区間毎のブロック信号）について、第1の標本化周期（例えばT<sub>s1</sub>）で標本化量子化して得たデジタル信号をメモリに記憶させる場合のメモリの記憶領域に対するアクセスが、図5中の実線図示の矢印

10 WADのように、メモリのアドレス値の最小値MINから最大値MAXへ進行するようにして行なわれて、書き込み状態に制御された書き込みクロックに同期してメモリにデジタル信号が書き込まれた後に、読み出し状態に制御された前記のメモリの記憶領域に対するアクセスが、図5中の点線図示の矢印RADのように、メモリのアドレス値の最大値MAXから最小値MINへ進行するようにして時間軸の反転を行なうとともに、前記した第1の標本化周期T<sub>s1</sub>に比べて短い所定の第2の標本化周期（例えばT<sub>s2</sub>=T<sub>s1</sub>/N）を有する読み出しクロックと同期して読み出して時間軸圧縮された音響が再生できるようにしていた。

#### 【0009】

【発明が解決しようとする課題】しかし、図5によって動作説明を行なった従来装置では、メモリに対する書き込み期間Twには読み出しが行なわれていないので、前記の書き込み期間Twには音響の再生が行なわれず、また、図5中に示されているメモリからの読み出し期間Trでは、メモリに対する書き込み動作が行なわれないために、前記した読み出し期間Trと対応する期間における信号処理の対象にされている音響信号が捨てられてしまうという点が問題になる。前記のような問題点を解決する手段として、例えば2個のメモリを用意しておき、前記の2個のメモリを順次交互に使用する方法があるが、このような解決手段が採用された場合には、回路基板の占有面積が大きくなる他に、消費電力が多くなるという欠点が生じるので、その解決策が求められた。

#### 【0010】

【課題を解決するための手段】本発明は信号処理の対象にされている音響信号によるデジタルデータが連続的に書込まれるメモリから、前記の音響信号が時間軸圧縮された状態にピッチ変換されて読み出されるようにする際に、前記のメモリへの書き込み動作時におけるメモリの記憶領域へのアクセスが、書き込みアドレス値が最小値から最大値に向かって変化して行くアドレス値の第1の変化様と、書き込みアドレス値が最大値から最小値に向かって変化して行くアドレス値の第2の変化様とを順次交互に繰返させて、メモリのアドレス値の最小値と最大値との間で連続的に往復して行なわれるようとする手段と、前記した信号処理の対象にされている音響信号によるデジタルデータを前記のメモリに記憶させる手段と、

前記したメモリの記憶領域に対するデジタルデータの書き込み動作が、前記した2種類の書き込みアドレス値の変化様態の内の一方の状態から他方の状態に変化した時点の近傍の時点毎に、前記したメモリの記憶領域からのデジタルデータの読み出し動作を開始させ、前記のデジタルデータがメモリに記憶されたときのメモリの記憶領域へのアクセスに適用されていたアドレス値の変化様態とは逆のアドレス値の変化様態でメモリにアクセスして、前記した記憶領域に記憶されているデジタルデータを読み出すようとする手段とを備えてなる音響信号処理装置を提供する。

## 【0011】

【発明の実施の形態】以下、添付図面を参照して本発明の音響信号処理装置の具体的な内容を詳細に説明する。図1は本発明の音響信号処理装置のブロック図であり、また、図2は本発明の音響信号処理装置の構成部分の具体的な構成例を示すブロック図、図3及び図6は動作説明用の波形図、図4及び図5は動作説明用の図である。図1に示す本発明の音響信号処理装置において1は音響信号の入力端子、2は出力端子、3は低域通過濾波器、4はアナログデジタル変換器、5はデジタルアナログ変換器、6は低域通過濾波器、7は制御部、8はメモリ、9はアドレス信号発生部（具体的な構成例が図2に示されている）、10は選択回路である。

【0012】図1に示す本発明の音響信号処理装置において、音響信号の入力端子1に供給された音響信号処理の対象にされる入力信号、すなわち、VTRが逆転スローモーション再生動作を行なっている状態で記録済み磁気テープの長手方向のオーディオトラックから再生された $1/N$ 倍速で逆転再生された時間軸伸長音響信号は低域通過濾波器3に供給される。前記の低域通過濾波器3は後続回路中に用いられているアナログデジタル変換器4におけるアナログデジタル変換動作に対するアンチエリギングフィルタとして機能する。

【0013】前記の低域通過濾波器3によって所定の帯域制限を受けた状態の時間軸伸長音響信号は、アナログデジタル変換器4に供給される。前記のアナログデジタル変換器4では、制御部7から与えられるAD変換バ尔斯ADCKに基づいて、時間軸伸長音響信号を所定の標準化周期毎に所定のビット数のデジタル信号（デジタルデータ）DATに変換し、データバスを介してメモリ8に与える。それでメモリ8には、VTRが $1/N$ 倍速の逆転スローモーション再生モード時に再生された信号

（原音響信号がN倍に時間軸伸長された状態の時間軸伸長音響信号）が、前記したアナログデジタル変換器4で標準化量化されて出力されたデジタルデータDAT、すなわち、原音響信号がN倍に時間軸伸長された状態の時間軸伸長音響信号と対応するデジタルデータDATが供給されて記憶される。

## 【0014】前記したメモリ8の書き込み動作と読み出し動

10

20

30

40

50

作とのタイミング関係を説明するための各種信号を例示している図3において、WCKは書き込みクロック信号、RCKは読み出しクロック信号、RWはメモリ読み出し／書き込み選択信号、CSはメモリ制御信号である。前記の各種の信号及びAD変換信号ADCKならびにDA変換信号DACK等は制御部7で発生される。図3中に示されている書き込みクロック信号WCKと、読み出しクロック信号RCKとは、書き込みクロック信号WCKの周期が読み出しクロック信号RCKの周期の2倍の周期を有している場合を例示してある。そして、以下の説明では、メモリ読み出し／書き込み選択信号RWがローレベルの状態で、かつ、メモリ制御信号CSがハイレベルの状態のときに、メモリ8にデジタルデータが書き込まれ、また、メモリ読み出し／書き込み選択信号RWがハイレベルの状態で、かつ、メモリ制御信号CSがハイレベルの状態のときに、メモリ8からデジタルデータが読み出されるものとされている。

【0015】前記した書き込みクロック信号WCKと読み出しクロック信号RCKとが、図3中に例示してあるように、書き込みクロック信号WCKの周期が読み出しクロックの周期の2倍にされていた場合には、例えば $1/2$ 倍速で逆転再生動作を行なっているVTRから再生された音響信号（原音響信号が2倍に時間軸伸長された状態で、かつ、時間軸上での信号配列が原音響信号の時間軸上での信号配列とは逆の音響信号）を、原音響信号と同じピッチの音響信号にピッチ変換する際ににおけるメモリ8に対する音響信号のデジタルデータDATの書き込みクロック信号WCKとメモリ8からのデジタルデータの読み出しクロック信号RCKとして使用できる。

【0016】本発明の音響信号処理装置では、信号処理の対象にされている音響信号のデジタルデータDATが連続的に書き込まれたメモリ8から、時間軸が反転され、かつ、時間軸圧縮された状態にピッチ変換された音響信号のデジタルデータを読み出すようするが、本発明の音響信号処理装置における信号処理によるピッチ変換の結果として、常に原音響信号と同じピッヂの音響信号が得られる状態となるように、本発明の音響信号処理装置が構成されなければならないということはない。しかし明細書における以下の記載では、説明を簡単明確にするために、書き込みクロック信号WCKと読み出しクロック信号RCKとが、図3中に例示してあるように、書き込みクロック信号WCKの周期が読み出しクロック信号RCKの周期の2倍にされている場合を具体例に挙げて説明が行なわれている。

【0017】さて、図1に示す音響信号処理装置において、信号処理の対象にされている音響信号のデジタルデータDATのメモリ8への書き込み動作時におけるメモリ8の記憶領域へのアクセス様態は、図4中に矢印により変化方向を示している実線WADにより例示してあるように、書き込みアドレス値が最小値MINから最大値MA

Xに向かって変化して行くアドレス値の第1の変化態様と、書き込みアドレス値が最大値MAXから最小値MINに向かって変化して行くアドレス値の第2の変化態様とを順次交互に繰返させて、メモリ8のアドレス値の最小値MINと最大値MAXとの間で連続的に往復して行なわれる、というように表現できるのであり、デジタルデータは時間軸上で連続的にメモリ8の記憶領域に書き込まれる。

【0018】また、前記したメモリ8からのデジタルデータの読み出し動作時におけるメモリ8の記憶領域へのアクセス態様は、前記したメモリ8の記憶領域に対するデジタルデータの書き込み動作時における前記した2種類の書き込みアドレス値の変化態様の内の一方の状態から他方の状態に変化した時点(図4中に矢印により変化方向を示している実線WADにおける折曲がり点)の直後の時点毎に、図4中に矢印により変化方向を示している破線RADにより例示してあるように、前記したメモリ8の記憶領域からのデジタルデータの読み出し動作が開始され、前記のデジタルデータがメモリ8に記憶されたときのメモリ8の記憶領域へのアクセスに適用されていたアドレス値の変化態様とは逆のアドレス値の変化態様でメモリ8にアクセスして、前記した記憶領域からデジタルデータの読み出しが行なわれる所以である。

【0019】メモリ8における前記のような書き込み動作及び読み出し動作は、制御部7からメモリ8に供給されているメモリ制御信号CS、メモリ読み出し/書き込み選択信号RWと、選択回路10からメモリ8に与えられているアドレス信号ADRとによって行なわれる。すなわち、前記の選択回路10には、アドレス信号発生部9の出力端子9cから書き込みアドレス信号WADが供給されるとともに、アドレス信号発生部9の出力端子9dから読み出しアドレス信号RADが供給されている。そして、前記の選択回路10では、制御部7から選択回路10に与えられているメモリ読み出し/書き込み選択信号RWがハイレベルの状態かローレベルの状態かに応じ、読み出しアドレス信号RADをアドレス信号ADRとして選択して、それをメモリ8に供給するようにしたり、書き込みアドレス信号WADをアドレス信号ADRとして選択して、それをメモリ8に供給するようにしたりする。

【0020】次に図2を参照してアドレス信号発生部9の構成と作用について説明する。図2において、91は書き込みアドレスカウンタ、92は前記した書き込みアドレスカウンタ91から出力された書き込みアドレス信号によって示されるアドレス値の最大値と最小値に対応する信号を発生する最大値と最小値との検出部、93、99は单安定マルチバイブレータ、94は1/2分周器、95はセットリセットフリップフロップ、96は遅延器、97は読み出しアドレスカウンタ、98は前記した読み出しアドレスカウンタ97から出力された読み出しアドレス信号によって示されるアドレス値の最大値と最小値と

に対応する信号を発生する最大値と最小値との検出部である。

【0021】制御部7からアドレス信号発生部9の入力端子9aに供給された書き込みクロック信号WCKが与えられた書き込みアドレスカウンタ91は、前記の書き込みクロック信号WCKを計数し、その計数値を書き込みアドレス信号WADとして出力端子9cに送出する。また、制御部7からアドレス信号発生部9の入力端子9bに供給された読み出しクロック信号RCKが与えられた読み出しアドレスカウンタ97は、前記の読み出しクロック信号RCKを計数し、その計数値を読み出しアドレス信号RADとして出力端子9dに送出する。

【0022】前記の書き込みアドレスカウンタ91、及び読み出しアドレスカウンタ97としては、それぞれアップダウンカウンタが用いられている。そして、前記の書き込みアドレスカウンタ91と読み出しアドレスカウンタ97とは、図6中のアップダウン信号U/Dとして使用される1/2分周器94の出力信号が、ハイレベルの状態の場合には、それぞれアップカウンタとしての計数動作を行ない、また、前記の1/2分周器94の出力信号が、ローレベルの状態の場合には、それぞれダウンカウンタとしての計数動作を行なう。

【0023】ハイレベルの状態のアップダウン信号U/Dが供給されているときに、書き込みアドレスカウンタ91から出力される書き込みアドレス信号WADは、図6(図4でも同じ)中の実線WADの内で、アドレス値の最小値MINからアドレス値の最大値MAXに向かって右上がりに上昇している実線WADで示されるように書き込みアドレス値が増加して行く第1の変化態様に属するものである。また、ローレベルの状態のアップダウン信号U/Dが供給されているときに、書き込みアドレスカウンタ91から出力される書き込みアドレス信号WADは、図6(図4でも同じ)中の実線WADの内で、アドレス値の最大値MAXからアドレス値の最小値MINに向かって右下がりに下降している実線WADで示されるように書き込みアドレス値が減少して行く第2の変化態様に属するものである。

【0024】そして、前記した書き込みアドレスカウンタ91は、図6中に示されているアップダウン信号U/Dにより、前記したアドレス値の第1の変化態様と、アドレス値の第2の変化態様とを時間軸上で順次交互に繰返して、メモリ8へのアクセスがメモリのアドレス値の最小値MINと最大値MAXとの間で連続的に往復して行なわれるようとする。それにより信号処理の対象にされている音響信号によるデジタルデータは、それに欠落部分が生じることなくメモリ8に記憶できる。

【0025】一方、読み出しアドレスカウンタ97は、メモリ8の記憶領域に対するデジタルデータの書き込み動作が、前記した第1、第2の変化態様の内の一方の状態から他方の状態に変化した時点(アドレス値の最小値MIN

N、または最大値MAX)の直後の時点毎に、前記したメモリ8の記憶領域からのデジタルデータの読み出し動作が開始されるように、かつ、前記のデジタルデータがメモリ8に記憶されたときのメモリ8の記憶領域へのアクセスに適用されていたアドレス値の変化様とは逆のアドレス値の変化様でメモリ8にアクセスして、前記した記憶領域に記憶されているデジタルデータを読み出すことができるような態様で読み出しアドレス信号RADを発生させるような動作を行なう。

【0026】すなわち、前記した書き込みアドレスカウンタ91から出力される書き込みアドレス信号は、図6(図4でも同じ)中の点イ→点ロ→点ハ→点ニ→点ホ…を結ぶ実線WADによって示されているように、書き込みアドレス値が、アドレス値の最小値MINとアドレス値の最大値MAXとの間で連続的に往復して変化している状態で発生されており、また読み出しアドレスカウンタ97から出力される読み出しアドレス信号は、図6(図4でも同じ)中の「点ロ→点イ」、「点ハ→点ロ」、「点ニ→点ハ」を結ぶ点線WRDによって示されているように、アドレス値の最大値MAXとアドレス値の最小値MINとの間での変化、アドレス値の最小値MINとアドレス値の最大値MAXとの間での変化とが、時間軸上で不連続的に行なわれている状態で発生されており、図6(図4でも同じ)中の「点イ→点ハ」の期間Tnのように、音響が再生されない期間[図4(図6でも同じ)中の「点ロ→点ニ」の期間、「点ハ→点ホ」の期間も同じ]が生じている。しかしながら、前記した図4及び図6中のTnで示してある「音響が再生されない期間」は、従来例における「音響が再生されない期間」と対応する図5中の書き込み期間Twよりも短時間であることが判かる。

【0027】図6(図4でも同じ)中の「点イ→点ロ」の区間で、メモリ8のアドレス値の最小値MINからアドレス値の最大値MAXに向かってアクセスされ、メモリ8に書き込み動作が行なわれて記憶されたデジタルデータは、図6(図4でも同じ)中の「点ロ→点イ」の区間で、メモリ8のアドレス値の最大値MAXからアドレス値の最小値MINに向かってアクセスされ、メモリ8からのデジタルデータの読み出し動作が行なわれるから、メモリ8から読み出されたデジタルデータは、メモリ8に記憶されていた音響信号の時間軸が反転された状態で、かつ、所定の時間軸圧縮が行なわれている状態になる。上記の点は図6(図4でも同じ)中の「点ロ→点ハ」の区間ににおける書き込み動作と「点ハ→点ロ」の区間ににおける読み出し動作、「点ハ→点ニ」の区間ににおける書き込み動作と「点ニ→点ハ」の区間ににおける読み出し動作、「点ニ→点ホ」の区間ににおける書き込み動作と「点ホ→点ニ」の区間ににおける読み出し動作との関係についても同様である。

【0028】メモリ8に対する書き込み動作と、メモリ8

10

20

30

40

50

からの読み出し動作とを、図6(図4でも同じ)を参照して上述したような相互関係の下で行なわせることができアドレス信号発生部9の構成例を示す図2において、書き込みアドレスカウンタ91から出力された書き込みアドレス信号WADが供給されている最大値と最小値との検出部92では、書き込みアドレス信号WADがアドレス値の最大値と最小値とに対応したものとなった時点(図6中における点イ、点ロ、点ハ、点ニ….)毎に出力信号を発生し、その出力信号によって单安定マルチバイブレータ93をトリガする。それによって单安定マルチバイブルエータ93からは、図6中に「MM93の出力」として示してある信号WDが出力されて、この信号WDは1/2分周器94の入力側と、セットリセットフリップフロップ95のセッタ端子とに供給される。

【0029】前記した1/2分周器94からの出力信号は、アップダウン信号U/D(図6参照)として書き込みアドレスカウンタ91と、読み出しアドレスカウンタ97とに与えられる。アドレス信号発生部9の入力端子9bから読み出しアドレスロック信号RCKが供給されている読み出しアドレスカウンタ97は、前記した1/2分周器94から供給されるアップダウン信号U/Dの他に、図6中にENとして示されているイネーブル信号も与えられている。セットリセットフリップフロップ95は、書き込みアドレス値の最大値と最小値の時点(図6中における点イ、点ロ、点ハ、点ニ….)毎に、单安定マルチバイブルエータ93で発生される図6中の信号WDによってセッタされて、セットリセットフリップフロップ95のQ出力端子は、前記の各時点毎にハイレベルの状態になる。

【0030】前記したセットリセットフリップフロップ95のQ出力端子には、遅延器96が接続されており、前記の遅延器96からは、前記したイネーブル信号EN(図6参照)が出力されて読み出しアドレスカウンタ97に供給されている。なお、前記した遅延器96による時間遅延量は、極めて微小であるために、図6中には時間遅延量は示されていない。前述のように、書き込みアドレス値の最大値と最小値の時点(図6中における点イ、点ロ、点ハ、点ニ….)毎に、前記の各時点の直後にハイレベルの状態になるイネーブル信号ENは、読み出しアドレスカウンタ97による読み出しクロック信号RCKの計数動作を許可する。

【0031】それにより、読み出しアドレスカウンタ97では、イネーブル信号ENがハイレベルの状態の期間中に読み出しクロック信号RCKの計数動作を行なう。読み出しアドレスカウンタ97の計数値は、アドレス信号発生部9の出力端子9dから読み出しアドレス信号RADとして出力されるとともに、最大値と最小値との検出部98にも供給される。そして、読み出しアドレスカウンタ97から出力された読み出しアドレス信号RADが供給されている最大値と最小値との検出部98では、読み出しアド

ス信号RADがアドレス値の最大値と最小値とに対応したものとなった時点（図6中における点イ'、点ロ'、点ハ'、点ニ' …）毎に出力信号を発生し、その出力信号によって単安定マルチバイブレータ99をトリガする。

【0032】それによって単安定マルチバイブレータ99からは、図6中に「MM99の出力」として示してある信号RDが outputされて、この信号RDはセットリセットフリップフロップ95のリセット端子に供給される。それで、前記の信号RDがリセット端子に供給されたセットリセットフリップフロップ95は、読出しアドレス信号RADがアドレス値の最大値と最小値とに対応したものとなった時点（図6中における点イ'、点ロ'、点ハ'、点ニ' …）毎にリセットして、イネーブル信号ENは前記の各時点毎に、ハイレベルの状態からローレベルの状態に変化するために、読出しアドレスカウンタ97の計数動作が停止する。

#### 【0033】

【発明の効果】以上、詳細に記載したところから明らかなように、本発明の音響信号処理装置は、信号処理の対象にされている音響信号によるデジタルデータが連続的に書き込まれるメモリから、前記の音響信号が時間軸圧縮された状態にピッチ変換されて読み出されるようとする際に、前記のメモリへの書き込み動作時におけるメモリの記憶領域へのアクセスが、書き込みアドレス値が最小値から最大値に向かって変化して行くアドレス値の第1の変化態様と、書き込みアドレス値が最大値から最小値に向かって変化して行くアドレス値の第2の変化態様とを順次交互に繰り返させて、メモリのアドレス値の最小値と最大値との間で連続的に往復して行なわれるようとする手段と、前記した信号処理の対象にされている音響信号によるデジタルデータを前記のメモリに記憶させる手段と、前記したメモリの記憶領域に対するデジタルデータの書き込み動作が、前記した2種類の書き込みアドレス値の変化態様の内的一方の状態から他方の状態に変化した時点の近傍の時点毎に、前記したメモリの記憶領域からのデジタルデータの読み出し動作を開始させ、前記のデジタルデータがメモリに記憶されたときのメモリの記憶領域へのアクセスに適用されていたアドレス値の変化態様とは逆

のアドレス値の変化態様でメモリにアクセスして、前記した記憶領域に記憶されているデジタルデータを読み出すようにする手段とを備えて構成したものであるから、この本発明の音響信号処理装置では、VTRの逆転低速再生時に再生された音響信号も聞き取り可能な状態で再生できるばかりでなく、記録済み磁気テープに記録されている音響信号のすべてを再生できるために、従来技術の問題点として挙げた記録済み磁気テープに記録されている音響信号の一部が再生できない、という従来技術の問題点は本発明では良好に解決できる他に、1個のメモリだけで装置を構成でき、また、従来技術の場合に問題になった無音期間の長さを短くすることができ、聞き易い再生音響を得ることができる。

#### 【図面の簡単な説明】

【図1】本発明の音響信号処理装置のブロック図である。

【図2】本発明の音響信号処理装置における構成部分の具体的な構成例を示すブロック図である。

#### 【図3】動作説明用の波形図である。

【図4】動作説明用の図である。

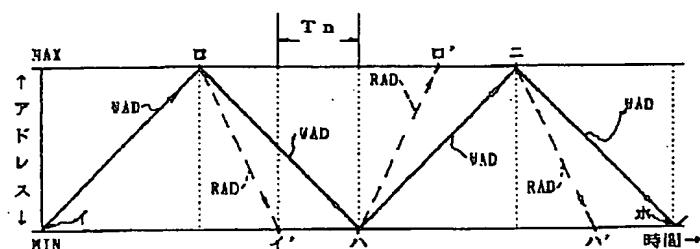
#### 【図5】動作説明用の図である。

#### 【図6】動作説明用の波形図である。

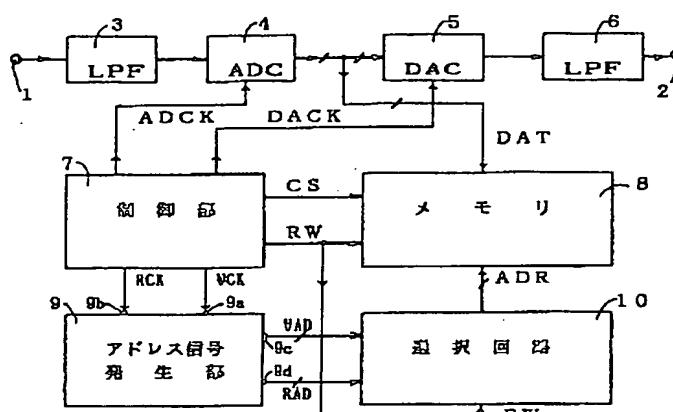
#### 【符号の説明】

1…音響信号の入力端子、2…出力端子、3…低域通過濾波器、4…アナログデジタル変換器、5…デジタルアナログ変換器、6…低域通過濾波器、7…制御部、8…メモリ、9…アドレス信号発生部、10…選択回路、91…書き込みアドレスカウンタ、92…書き込みアドレス信号によって示されるアドレス値の最大値と最小値とに対応する信号を発生する最大値と最小値との検出部（第1のアドレス値の検出手段）、93、99…単安定マルチバイブルエタ、94…1/2分周器、95…セットリセットフリップフロップ、96…遅延器、97…読み出しアドレスカウンタ、98…前記した読み出しアドレスカウンタ97から出力された書き込みアドレス信号によって示されるアドレス値の最大値と最小値とに対応する信号を発生する最大値と最小値との検出部（第1のアドレス値の検出手段）、

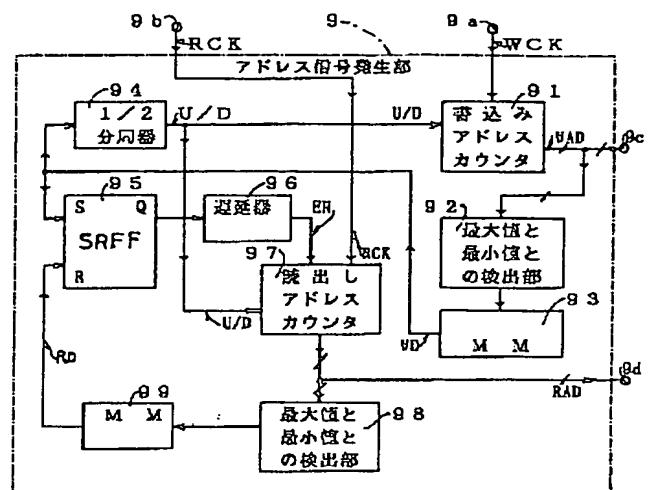
【図4】



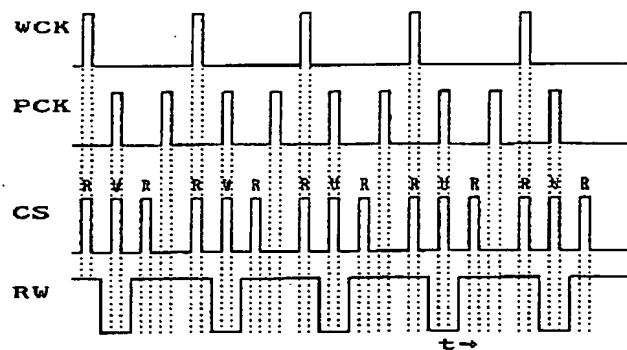
【図1】



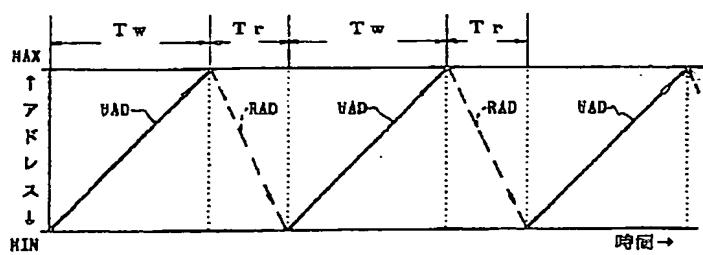
【図2】



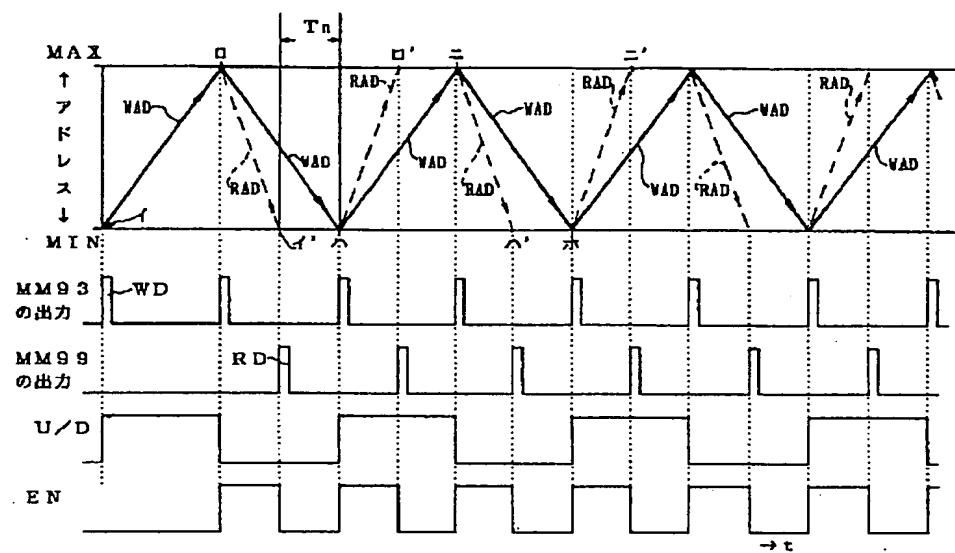
【図3】



【図5】



【図6】



**THIS PAGE BLANK (USPTO)**